

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-138568

(P2000-138568A)

(43) 公開日 平成12年5月16日 (2000.5.16)

(51) Int.Cl.⁷

H 0 3 K 5/00

識別記号

F I

H 0 3 K 5/00

テーマコード* (参考)

X

審査請求 未請求 請求項の数 1 O L (全 6 頁)

(21) 出願番号 特願平11-161930

(22) 出願日 平成11年6月9日 (1999.6.9)

(31) 優先権主張番号 1 0 7, 1 1 8

(32) 優先日 平成10年6月30日 (1998.6.30)

(33) 優先権主張国 米国 (US)

(71) 出願人 398038580

ヒューレット・パカード・カンパニー
HEWLETT-PACKARD COM
PANY

アメリカ合衆国カリフォルニア州パロアル
ト ハノーバー・ストリート 3000

(72) 発明者 ジョン・ピー・ミラー

アメリカ合衆国カリフォルニア州ロックリ
ン ダーナム・コート 4718

(72) 発明者 マイケル・エス・パカンティ

アメリカ合衆国カリフォルニア州ローズビ
ル・エバーグリーン・ドライブ 1737

(74) 代理人 100078053

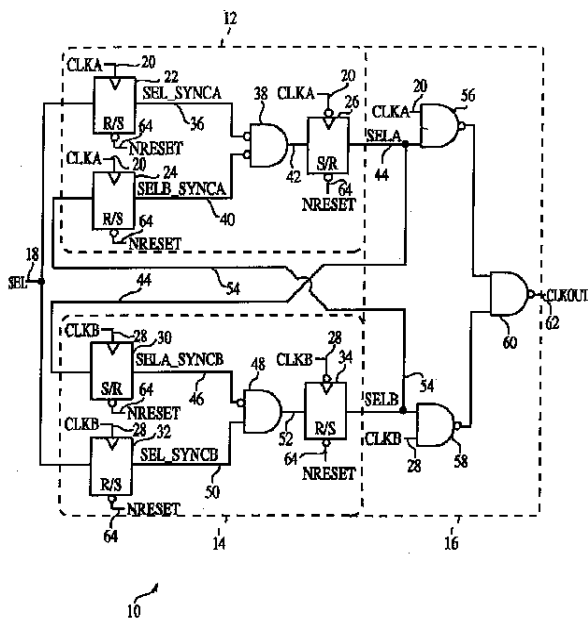
弁理士 上野 英夫

(54) 【発明の名称】 クロック信号切り換え装置

(57) 【要約】

【課題】 2つの非同期クロック信号入力を選択して出力する装置において、切換え時におけるクロック信号出力にグリッチが発生しないようにする。

【解決手段】 選択信号SELによって、出力されるクロック信号 (CLKA、CLKB) を選択するが、各クロック信号に同期したハンドシェイク信号 (SELA、SELB) によって切り換えのタイミングをコントロールするので、パルスの途中で寸断されることがない。例えば、クロック信号をCLKAからCLKBへ切り換える場合、SELAがANDゲート56において端子20のCLKAをディスエーブルにする。また、SELAがロー (CLKAをディスエーブルにしたことを指す) になるまでSELBがハイにならず、ANDゲート58の入力28のCLKBが出力されない。さらに、SELBもCLKBと同期しているため、パルスの途中でANDゲート58から出力されることもない。



【特許請求の範囲】

【請求項1】2つの入力クロック信号の一方に同期したクロック出力信号を送り出すクロック信号切り換え装置であって、同期しているほうの入力クロック信号からもう一方の入力クロック信号へ切り換えることを指示する選択信号にตอบสนองして、2つの入力クロック信号の間でスイッチングを実施することができ、さらにその切り換え中において、出力パルスにその本来のパルス幅よりも狭くなったパルスが含まれることを阻止する装置であって、

第1の入力クロック信号と、前記第1の入力クロック信号から第2の入力クロック信号への切り換えを指示する選択信号を受信して、前記第1の入力クロック信号に同期した第1のハンドシェイク信号を生成して第1の出力に送り出す第1の回路手段であって、前記選択信号を前記第1の入力クロック信号に同期させて出力するための第1の同期手段と、第2のハンドシェイク信号を入力しこれを前記第1の入力クロック信号に同期させて出力するための第2の同期手段とを備えた第1の回路手段と、

第2の入力クロック信号と、第1の入力クロック信号から前記第2の入力クロック信号への切り換えを指示する選択信号を受信して、前記第2の入力クロック信号に同期した第2のハンドシェイク信号を生成して第2の出力を送り出す第2の回路手段であって、前記選択信号を前記第2の入力クロック信号に同期させて出力するための第3の同期手段と、前記第1のハンドシェイク信号を入力しこれを前記第2の入力クロック信号に同期させて出力するための第4の同期手段とを備えた第2の回路手段と、

前記第1と第2の回路手段のそれぞれから前記各ハンドシェイク信号を受信するように接続され、前記出力クロック信号においてその本来のパルス幅より狭い幅を有するパルスが含まれるのを阻止するように、前記出力クロック信号を送り出す切り換え手段とを設けたことを特徴とする装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、一般に、デジタル電子回路に関するものであり、とりわけ、2つの独立した入力クロック信号間においてスイッチングを行い、入力クロック信号の一方に同期した出力クロック信号を送り出すスイッチング回路に関するものである。

【0002】

【従来の技術】送信モード及び受信モードで動作しているときにさまざまなクロック信号を利用して通信の制御を行うことは、コンピュータ・ネットワーク環境、並びに、装置間においてデータ転送が実施される他の環境において、一般的なことである。これは、例えば、パーソナル・コンピュータ（PC）とネットワーク装置において通信を行う場合がそうであり、ネットワーク装置には

それ自身のクロック信号があり、PCにはそのデータに関するクロック信号があるので、データがPCに入力される場合、2つの独立したクロックが存在することになる。一方のクロックはデータの送信に利用され、もう一方のクロックはデータの受信に利用される。また、2つの同期していない入力クロック信号の間でスイッチングを行う必要のある同様の状況が他にも存在する。ここにおいて、これら2つの入力クロック信号は、同じ周波数であるかも知れないし、あるいは異なる周波数及び/または位相を有するものであるかも知れない。ここで重要なのは、このスイッチングを、転送されるデータ通信の機能または完全性を損なわないやり方で実施することである。

【0003】あるクロックから別のクロックへスイッチングすることに関連した共通の問題は、スイッチング動作の瞬間における、またはそれに近い時刻におけるクロックのパルス幅が、縮む、すなわち通常のクロック・パルスの幅よりも小さくなってしまふ（持続時間が短くなってしまふ）という点である。高周波クロック信号の場合、パルス幅が狭くなる（パルス形状が細長く見える状態になる）と、例えば、記憶装置による検出ができなくなるとか、正確な通信において幾つか中断するような部分が容易に生じる可能性がある。こうした標準より狭い幅を有するパルスの発生は、本明細書においてグリッチと定義する。

【0004】

【発明が解決しようとする課題】従って、本発明の主たる目的は、出力クロック信号に発生するグリッチを阻止するための、改良型クロック・スイッチング装置を提供することにある。

【0005】もう1つの目的は、確実に動作して、異なる周波数及び位相とすることが可能な2つの入力クロック信号間においてスイッチングを実施する、改良型装置を提供することにある。

【0006】本発明のさらにもう1つの目的は、切り換え中における出力クロックのパルス・ピリオド、つまりパルス幅の短縮を阻止するようにしたことを特徴とする、上記改良型装置を提供することにある。

【0007】本発明のさらにもう1つの目的は、改良と同時に部品点数を削減した上記装置を提供することにある。

【0008】他の目的及び利点については、付属の図面に関連した、下記の詳細な説明を読むことによって明らかになるであろう。

【0009】

【課題を解決するための手段】本発明によるクロック信号切り換え装置は、第1の同期手段と第2の同期手段を備えた第1の回路手段と、第3の同期手段と第4の同期手段を備えた第2の回路手段と、切り換え手段とを設けて成る。第1の回路手段は、第1の入力クロック信号

と、第1の入力クロック信号から第2の入力クロック信号への切り換えを指示する選択信号を受信して、第1の入力クロック信号に同期した第1のハンドシェイク信号を生成して第1の出力に送り出す。また、第1の回路手段に備えられた第1の同期手段は、選択信号を第1の入力クロック信号に同期させて出力する。第2の同期手段は、第2のハンドシェイク信号を入力し、これを第1の入力クロック信号に同期させて出力する。第2の回路手段は、第2の入力クロック信号と、第1の入力クロック信号から第2の入力クロック信号への切り換えを指示する選択信号を受信して、第2の入力クロック信号に同期した第2のハンドシェイク信号を生成して第2の出力を送り出す。また、第2の回路手段に備えられた第3の同期手段は、選択信号を第2の入力クロック信号に同期させて出力する。第4の同期手段は、第1のハンドシェイク信号を入力し、これを第2の入力クロック信号に同期させて出力する。切り換え手段は、第1と第2の回路手段のそれぞれから各ハンドシェイク信号を受信するように各回路手段に接続され、その出力クロック信号において本来のパルス幅より狭い幅を有するパルスが含まれるのを阻止するように、出力クロック信号を送り出すように動作する。この特徴により、2つの入力クロック信号の一方に同期した出力信号を送り出すにあたり、同期しているほうの入力クロック信号からもう一方の入力クロック信号へ切り換えることを指示する選択信号にตอบสนองして、2つの入力クロック信号の間でスイッチングを実施することができ、さらにその切り換え中において、出力パルスにその本来のパルス幅よりも狭くなったパルスが含まれることを阻止することができる。

【0010】

【実施例】概して云えば、本発明は、2つの非同期入力クロック信号の一方に選択的に同期した出力クロック信号を送り出し、出力クロック信号に、縮んだり、あるいは狭まったりするクロック・パルスが生じないやり方で、これら入力クロック信号間におけるスイッチングを可能にする電気回路要素の形態による装置を目指したものである。

【0011】もちろん該装置は、25MHz以上の高周波数での動作にも適応するようになっており、また、周波数が同じで位相が異なるか、あるいは異なる周波数である2つの入力クロック信号の一方に、出力クロック信号を選択的に同期させるのに適している。動作中、及び、一方の入力クロック信号からもう一方の入力クロック信号への切り換え時に、高パルスと低パルスのいずれであろうと、出力クロック信号が縮む、すなわち狭まることはない。位相差及び周波数差によっては、出力信号のパルス幅が増す、すなわち持続時間が長くなる可能性はあるが、その出力パルスが通常の幅より狭く、すなわち通常のクロック・ピリオドより短くなることはない。

【0012】次に、図面、とりわけ図1を参照すると、

該装置の全体が参照番号10で示されており、第1の回路部分12、第2の回路部分14、及び、切り換え部分16が含まれている。ライン18にはSEL信号が加えられる。この加えられる選択信号(SEL)のレベルに応じて、クロックA(CLKA)またはクロックB(CLKB)が選択される。図1に示す回路の場合、SEL信号が低レベルであればクロックAが選択され、高レベルであればクロックBが選択される。3つのDフリップ・フロップ22、24、及び、26のそれぞれの刻時を行うために、クロックAがライン20を介してそれぞれに加えられる。3つのDフリップ・フロップ30、32、及び、34のそれぞれの刻時を行うために、クロックBがライン28を介してそれぞれに加えられる。

【0013】フリップ・フロップ22の出力から、ANDゲート38に入力されるSEL_SYNC_A信号がライン36に送り出され、ANDゲート38のもう一方の入力には、入力されるSEL_SYNC_B信号が、ライン40に送り出される。ANDゲート38の出力は、ライン42を介してフリップ・フロップ26に加えられ、フリップ・フロップ26の出力によって、回路部分14におけるフリップ・フロップ30の入力まで延びるライン44に、ハンドシェイク信号であるSELA信号が送り出される。図1に示すANDゲート38及び他のANDゲートに関して、幾つかの入力及び出力において小さな円が示されているが、これは、その入力及び出力の論理レベルが、アクティブ・ロー、つまり負論理であることを表そうとするものであることを理解されたい。

【0014】回路部分14によって、SELA_SYNC_B信号がフリップ・フロップ30の出力ライン46に生じ、この信号が、ANDゲート48に入力されるが、ANDゲート48のもう一方の入力は、ライン50に加えられたSEL_SYNC_B信号である。ライン52におけるゲート48の出力信号は、フリップ・フロップ34に入力され、フリップ・フロップ34の出力信号は、フリップ・フロップ24まで延びるライン54に加えられたハンドシェイク信号SELBである。ライン44及び54は、さらに、切り換え部分16、とりわけ、ANDゲート56及び58それぞれの入力に加えられ、これらANDゲートそれぞれのもう一方の入力は、ライン20のクロックA及びライン28のクロックBである。ゲート56及び58の出力は、ANDゲート60の入力に加えられ、ANDゲート60の出力は、ライン62のクロック・アウト(CLKOUT)信号である。

【0015】動作中、SEL信号が低から高に変化すると、出力信号の同期対象である入力クロック信号が、クロックAからクロックBにスイッチされる。この高レベルが、フリップ・フロップ22及び32の両方に加えられると、フリップ・フロップ32は、クロックB信号によって刻時される、一方、フリップ・フロップ22は、クロックA信号によって刻時される。このようにして、

SEL信号は、回路部分12においてクロックAと同期し、回路部分14においてクロックBと同期する。

【0016】SEL信号が、クロックBを選択するように変更されると仮定すると、まずSEL信号がクロックAと同期をとられてライン36上の信号SEL_SYNC Aとなり、その結果、図2中の(1)に示すように低に遷移するSELA信号がライン44上に生じる。これにより、切り換え部分16が使用禁止になり、ライン62の出力クロックCLKOUT信号が、図2中の(g)に示すように、強制的に低になる。SEL信号は、フリップ・フロップ32によってクロックBとも同期がとられ、クロックAの使用禁止が、ライン44及びフリップ・フロップ30を介して送信されるハンドシェイク信号によって伝搬される。これによって、ライン54におけるSELBが高にスイッチされて、図2中の(f)に示すように、その立ち上がりエッジでクロックBが使用可能になり、その結果、通常のパルス幅のCLKOUT信号が、図2中の(g)に示すように生成され、ライン62に送り出される。同様の動作が、図2のタイミング・チャートの右側へ継続していくが、ここでは、図2中の(d)に示すSEL信号が、クロックAへのスイッチングを示す低に遷移する。この結果、CLKOUT信号に長い低パルスが生じ、その後、通常のパルス幅のCLKOUT信号が解放されて、クロックAと同期する。図2中の(g)のCLKOUT信号を参照することによって明らかなように、切り換え時、または、それに近い時点で、狭いパルスまたは細長いパルス、すなわち、通常のパルス幅未満のパルスは存在しない。図示のフリップ・フロップの全てには、ブロック内に、セット・タイプまたはリセット・タイプのフリップ・フロップであることを示す、R/SまたはS/Rの表示が書かれている。R/Sフリップ・フロップは、出力デフォルト値が0であり、S/Rフリップ・フロップは、出力デフォルト値が1である。やはり云うまでもないことであるが、図1に示す回路は、NRESET信号がライン64に加えられた時は、デフォルトであるクロックAの動作をする。デフォルトをクロックBとする場合は、フリップ・フロップのタイプは、図1に示すタイプから反転させる、すなわち、R/SタイプをS/Rタイプに変更し、また、S/RをR/Sに変更したものになる。

【0017】以上の説明から明らかなように、多くの望ましい属性及び利点を備えた改良型スイッチング回路を示し、解説してきた。該回路は、異なる周波数及び/または位相とすることが可能な2つの非同期クロック信号間においてスイッチングを行い、確実に作動するものであり、特に、クロック信号を利用する回路要素の動作に影響を及ぼす可能性のある幅の狭いパルスを出力に生じさせないようにすることができる。

【0018】本発明のさまざまな実施態様を示し、解説してきたが、もちろん当業者には、他の修正、代用、及

び代替案が可能であることは自明である。こうした修正、代用、及び代替案は、特許請求の範囲の欄に記載されている本発明の精神及び範囲に包含されているものとする。

【0019】〔実施態様〕なお、本発明の実施態様の例を以下に示す。

【0020】〔実施態様1〕2つの入力クロック信号の一方に同期したクロック出力信号を送り出すクロック信号切り換え装置であって、同期しているほうの入力クロック信号からもう一方の入力クロック信号へ切り換えることを指示する選択信号にตอบสนองして、2つの入力クロック信号の間でスイッチングを実施する装置であり、さらにその切り換え中において、出力パルスにその本来のパルス幅よりも狭くなったパルスが含まれることを阻止する装置であって、第1の入力クロック信号(CLKA)と、前記第1の入力クロック信号(CLKA)から第2の入力クロック信号(CLKB)への切り換えを指示する選択信号(SEL)を受信して、前記第1の入力クロック信号(CLKA)に同期した第1のハンドシェイク信号(SELA)を生成して第1の出力(44)に送り出す第1の回路手段(12)であって、前記選択信号(SEL)を前記第1の入力クロック信号(CLKA)に同期させて出力(SEL_SYNC A)するための第1の同期手段(22)と、第2のハンドシェイク信号(SELB)を入力しこれを前記第1の入力クロック信号(CLKA)に同期させて出力(SELB_SYNC A)するための第2の同期手段(24)とを備えた第1の回路手段(12)と、第2の入力クロック信号(CLKB)と、第1の入力クロック信号(CLKA)から前記第2の入力クロック信号(CLKB)への切り換えを指示する選択信号(SEL)を受信して、前記第2の入力クロック信号(CLKB)に同期した第2のハンドシェイク信号(SELB)を生成して第2の出力(54)に送り出す第2の回路手段(14)であって、前記選択信号(SEL)を前記第2の入力クロック信号(CLKB)に同期させて出力(SELA_SYNC B)するための第3の同期手段(32)と、前記第1のハンドシェイク信号(SELA)を入力しこれを前記第2の入力クロック信号(CLKB)に同期させて出力(SELA_SYNC B)するための第4の同期手段(30)とを備えた第2の回路手段(14)と、前記第1と第2の回路手段のそれぞれから前記各ハンドシェイク信号を受信するように接続され、前記出力クロック信号においてその本来のパルス幅より狭い幅を有するパルスが含まれるのを阻止するように、前記出力クロック信号を送り出す切り換え手段(16)とを設けたことを特徴とする装置。

【0021】〔実施態様2〕前記第1、第2、第3、及び、第4の同期手段に、それぞれ、第1、第2、第3、及び、第4のフリップ・フロップが含まれていることを特徴とする、請求項1に記載の装置。

【0022】〔実施態様3〕前記切り換え手段は、前記第1の回路手段(12)によって生じる前記第1のハンドシェイク信号(SELA)と前記第1の入力クロック信号(CLKA)を受信するように接続された第1のANDゲート(56)と、前記第2の回路手段(14)によって生じる前記第2のハンドシェイク信号(SELB)と前記第2の入力クロック信号(CLKB)を受信するように接続された第2のANDゲート(58)と、前記第1及び第2のANDゲートの出力に接続された第3のANDゲート(60)とを備えていることを特徴とする、請求項1または請求項2に記載の装置。

【0023】〔実施態様4〕前記第1の出力が前記第4の同期手段の入力に接続されていることを特徴とする、請求項1乃至請求項3のいずれか一項に記載の装置。

【0024】〔実施態様5〕前記第2の出力が前記第2の同期手段の入力に接続されていることを特徴とする、請求項1乃至請求項4のいずれか一項に記載の装置。

【0025】〔実施態様6〕前記第1の回路手段は、前記第1及び第2の同期手段の出力にそれぞれ接続された2つのアクティブ・ロー入力を有する第5のANDゲートと、前記第5のANDゲートの出力に接続されて、前記第1のハンドシェイク信号を出力する第5のフリップ・フロップとをさらに備えることを特徴とする、請求項1乃至請求項5のいずれか一項に記載の装置。

【0026】〔実施態様7〕前記第2の回路手段は、前記第3及び第4の同期手段の出力にそれぞれ接続されたアクティブ・ハイ入力及びアクティブ・ロー入力を有する第6のANDゲートと、前記第6のANDゲートの出力に接続されて、前記第2のハンドシェイク信号を出力する第6のフリップ・フロップとをさらに備えることを特徴とする、請求項1乃至請求項6のいずれか一項に記載の装置。

【0027】〔実施態様8〕前記選択信号は、高信号レベルと低信号レベルの一方にすることができることと、高信号レベルと低信号レベルの間における遷移に対応することを特徴とする、請求項1乃至請求項7のいずれか一項に記載の装置。

【0028】〔実施態様9〕第1と第2の入力クロック信号の選択された一方に同期してほぼ連続して生じる所定幅を有するクロック・パルスを生成し、今度は入力クロック信号のうち選択されなかった方のクロック信号を同期して出力するためにこれを選択する選択信号の受信にตอบสนองして、前記入力クロック信号のスイッチングを実施し、前記所定幅より狭い幅を有するパルスが出力クロック信号に含まれることがないようにした装置であって、前記第1の入力クロック信号を受信して、第1の出力から第1のハンドシェイク信号を出力する第1の回路手段と、前記第2の入力クロック信号を受信して、第2の出力から第2のハンドシェイク信号を出力する第2の回路手段と、前記第1と第2の回路手段のそれぞれから前記

各ハンドシェイク信号を受信するように接続され、前記出力クロック信号に本来のパルス幅よりも狭い幅を有するパルスが発生するのを防ぐように、前記出力クロック信号を選択的に出力する切り換え手段とを備えており、前記第1の回路手段は、前記選択信号を利用されている入力クロックに同期させるための同期手段を有しており、該同期手段は、前記第2のハンドシェイク信号を受信して、前記第1の入力クロックの所定のクロック・パルス・エッジによって解放されるまで、前記切り換え手段を使用禁止にするように接続されていることと、前記第2の回路手段は、前記選択信号を利用されている入力クロックに同期させるための同期手段を有しており、該同期手段は、前記第1のハンドシェイク信号を受信して、前記第2の入力クロックの所定のクロック・パルス・エッジによって解放されるまで、前記切り換え手段を使用禁止にするように接続されていることを特徴とする装置。

【0029】〔実施態様10〕前記切り換え手段は、前記第1の回路手段によって生じる前記第1のハンドシェイク信号及び第1の入力クロック信号を受信するように接続された第1のANDゲートと、前記第2の回路手段によって生じる前記第2のハンドシェイク信号及び第2の入力クロック信号を受信するように接続された第2のANDゲートと、前記第1及び第2のANDゲートの出力に接続された第3のANDゲートとを備えていることを特徴とする、請求項9に記載の装置。

【0030】〔実施態様11〕前記第1の回路手段は、前記第1の回路の同期手段の出力にそれぞれ接続された2つのアクティブ・ロー入力を備える第5のANDゲートと、前記第5のANDゲートの出力に接続されて、前記第1のハンドシェイク信号を出力する第5のフリップ・フロップとをさらに備えていることを特徴とする、請求項9または請求項10に記載の装置。

【0031】〔実施態様12〕前記第2の回路手段は、前記第2の回路の同期手段の出力に接続された1つのアクティブ・ハイ入力及び1つのアクティブ・ロー入力を備えた第6のANDゲートと、前記第6のANDゲートの出力に接続されて、前記第2のハンドシェイク信号を出力する第6のフリップ・フロップとをさらに備えることを特徴とする、請求項9乃至請求項11のいずれか一項に記載の装置。

【図面の簡単な説明】

【図1】本発明の実施例である回路要素の概略図である。

【図2】図1の回路要素の動作を例示したタイミング・チャートを示す図である。

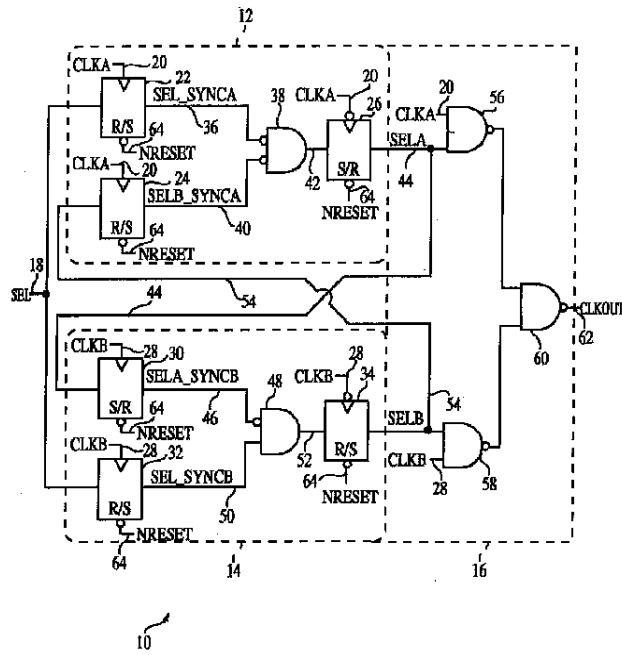
【符号の説明】

12：第1の回路手段

14：第2の回路手段

16：切り換え手段

【図1】



【図2】

